

SOUTENANCE DE THÈSE

Unité de recherche Roberval
Unité de recherche en mécanique, énergie et électricité

Daniel Sting Martinez Padron

sur le sujet :

Gate driver for mitigation of electromagnetic
disturbances in three phase full bridge

Le vendredi 6 décembre 2024 à 13h30
à l'université de technologie de Compiègne
Amphi L.200 - Centre Pierre Guillaumat

Devant le jury composé de :

M^{me} Mounira Bouarroudj-Berkani, maître de conférences, examinatrice
Université Paris-Est Créteil Val de Marne, SATIE, Gif-sur-Yvette

M. Guy Friedrich, professeur des universités, examinateur
Université de technologie de Compiègne, laboratoire Roberval

M. Nicolas Ginot, professeur des universités, rapporteur
IUT de Nantes, institut d'électronique et de télécommunications de Rennes

M. Nadir Idir, professeur des universités, rapporteur
Université de Lille, laboratoire L2EP, Villeneuve-d'Ascq

M. Éric Laboure, professeur des universités, examinateur
Université Paris-Saclay, laboratoire de génie électrique et électronique de Paris, Gif-sur-Yvette

M. Éric Monmasson, professeur des universités, directeur de thèse
Cergy Paris Université, laboratoire SATIE, Cergy

M. Nicolas Patin, professeur des universités, directeur de thèse
Université de technologie de Compiègne, laboratoire Roberval

Contributions à l'atténuation des interférences électromagnétiques par des techniques de commande de grille pour les transistors IGBT - Une nouvelle approche du profil d'échelon du courant de grille et une nouvelle figure de mérite à des fins d'évaluation.

En électronique de puissance, la conception des convertisseurs de puissance a toujours été confrontée à la nécessité de réduire la taille et le poids des composants, tout en cherchant à améliorer l'efficacité. L'augmentation de la fréquence de commutation et la réduction des temps de commutation sont deux moyens efficaces pour atteindre ces objectifs, mais ils s'accompagnent d'une augmentation des interférences électromagnétiques (EMI). En effet, les signaux avec des fronts de commutation rapides (ascendants et descendants) contiennent des composants haute fréquence (HF) qui peuvent être propagés par conduction et/ou par rayonnement, affectant les systèmes voisins, voire le convertisseur de puissance lui-même. Afin de satisfaire aux contraintes de compatibilité électromagnétique, des filtres et des blindages peuvent être utilisés, mais cela annule les avantages initialement attendus de l'augmentation de la fréquence du convertisseur, ainsi que son coût global.

Une autre approche possible est d'agir à la source et, dans ce cadre, cette étude se concentre uniquement sur les transistors MOSFET ou IGBT. Pour ces composants, les fronts de commutation sont fortement déterminés par la charge injectée dans la grille du transistor par le pilote. Par conséquent, le niveau de perturbation électromagnétique peut être contrôlé par ce dernier. Et cela ne se limite pas à ralentir la commutation, ce qui aurait un impact négatif sur les pertes de commutation, mais plutôt à façonner profondément les fronts de montée et de descente.

En effet, il a été théoriquement prouvé que, pour un temps de commutation donné, la forme optimale de la fonction de schéma de commutation pour atténuer les perturbations HF est gaussienne. L'objectif de cette thèse est de développer une technique de commande de grille d'IGBT qui se rapproche de cette condition optimale. Cette technique est basée sur un profil de pas de courant (CSP) contrôlant les différentes étapes de la charge de la grille, exploitant les amplitudes de pas de courant et leurs temps d'application comme degrés de liberté pour atteindre cet objectif. Sa mise en œuvre utilise une source de courant commandée par tension basée sur un FPGA.

En outre, afin de valider les résultats obtenus (à la fois en simulation et expérimentalement), une nouvelle figure de mérite (FOM) basée sur le principe d'incertitude de Heisenberg-Gabor est présentée. Il peut être appliqué non seulement aux signaux de référence théoriques, mais aussi à tous les résultats expérimentaux qui peuvent alors être caractérisés quantitativement par rapport à ce critère EMI. Enfin, la technique de commande de grille proposée a été comparée expérimentalement à une commande commerciale courante (IR2110) et à une autre technique de contrôle actif du front de commutation, connue dans la littérature sous le nom de « contrôle autour de la tension de seuil » (CATS).

Contributions to the EMI mitigation via Gate Drive Techniques for IGBT Transistors - A new gate current step profile approach and a new figure of merit for evaluation purposes.

In power electronics, the design of power converters has always faced the need to reduce components size and weight, while at the same time seeking to improve efficiency. Increasing switching frequency and reducing switching times are two effective means of achieving these objectives, but they are coming with an increase in electromagnetic interference (EMI). Indeed, signals with fast switching (rising and falling) edges contain high-frequency (HF) components that can be propagated in a conducted and/or radiated manner, affecting neighbouring systems or even the power converter itself. In order to satisfy electromagnetic compatibility constraints, filters and shielding can be used, but this offsets the benefits initially expected from the converter frequency rise, as well as its overall cost. Another possible approach is to act at the source and, within this framework, this study is focused on MOSFET or IGBT transistors only. For such components, the switching edges are strongly determined by the charge injected into the gate of the transistor by the driver. As a result, the level of EMI disturbance can be controlled by the latter. And this is not limited to simply slowing down switching, which would have a negative impact on switching losses, but rather to deeply shape the rising and falling edges.

Indeed, it has been theoretically proven that, for a given switching time, the optimal shape of the switching pattern function to mitigate the HF disturbances is Gaussian. The aim of this thesis is to develop an IGBT gate drive technique that comes close to this optimum condition. This technique is based on a current step profile (CSP) controlling the various stages of gate charging, exploiting current step amplitudes and their application times as degrees of freedom to achieve this objective. Its implementation uses a FPGA-based voltage-controlled current source.

Furthermore, in order to validate the obtained results (both in simulation and experimentally), a new figure of merit (FOM) based on the Heisenberg-Gabor uncertainty principle is presented. It can be applied not only to theoretical reference signals, but also to any experimental results that can then be quantitatively characterized with respect to this EMI criterion. Finally, the proposed gate drive technique has been compared experimentally with a common commercial driver (IR2110) and with another technique of switching edge active control, known in the literature as "Control Around Threshold Voltage" (CATS in French).